

## ABSTRACT

This invention applies illustratively to a horizontal driving circuit for a liquid crystal display device, and to a liquid crystal display device utilizing that horizontal driving circuit. With a CMOS latch cell 12 disconnected from power supplies VDD2 and VSS2, the input of the latch cell 12 is connected to an upstream circuit 51 so as to set corresponding data on the cell. Then with the input of the CMOS latch cell 12 disconnected from the upstream circuit 51, the power supplies VDD2 and VSS2 to the CMOS latch cell 12 are switched on to level-shift the data set on the latch cell 12.

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2004 年 8 月 5 日 (05.08.2004)

PCT

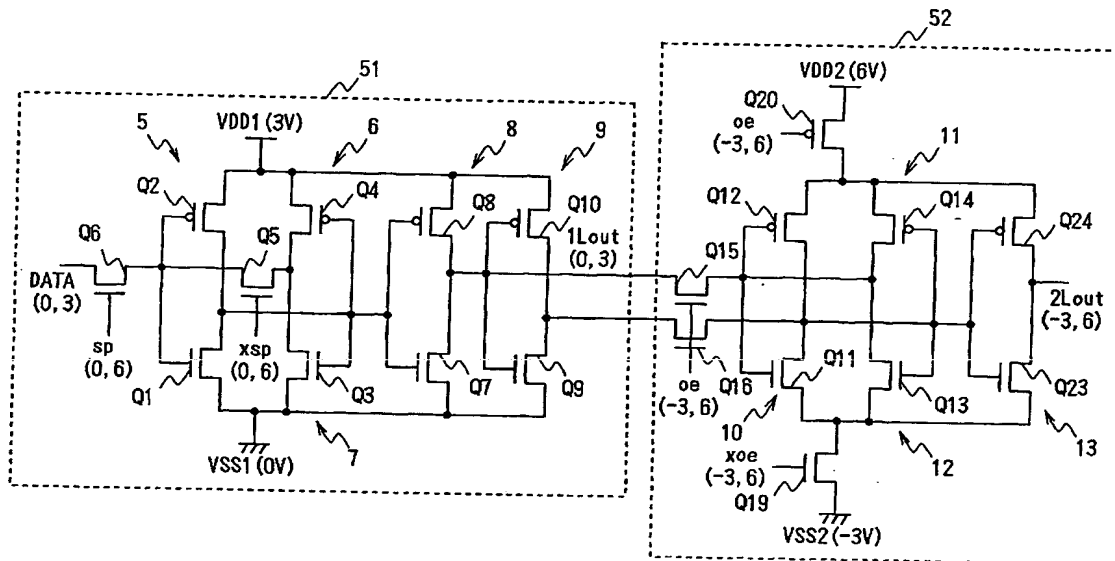
(10) 国際公開番号  
WO 2004/066259 A1

- (51) 国際特許分類<sup>7</sup>: G09G 3/36, 3/20, G02F 1/133, H03K 3/356
- (21) 国際出願番号: PCT/JP2003/016865
- (22) 国際出願日: 2003 年 12 月 26 日 (26.12.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願2003-015637 2003 年 1 月 24 日 (24.01.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川 6 丁目 7 番 3 5 号 Tokyo (JP).
- (72) 発明者; および  
(75) 発明者/出願人 (米国についてのみ): 寺西 康幸 (TERANISHI, Yasuyuki) [JP/JP]; 〒141-0001 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo (JP). 仲島 義晴 (NAKAJIMA, Yoshiharu) [JP/JP]; 〒141-0001 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo (JP). 豊澤 昇 (TOYOZAWA, Noboru) [JP/JP]; 〒141-0001 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo (JP).
- (74) 代理人: 多田 繁範 (TADA, Shigenori); 〒170-0013 東京都豊島区東池袋 2 丁目 4 5 番 2 号 ステラビル 501 多田特許事務所 Tokyo (JP).
- (81) 指定国 (国内): CN, KR, SG, US.

[続葉有]

(54) Title: LATCH, LATCH DRIVE METHOD, AND FLAT DISPLAY DEVICE

(54) 発明の名称: ラッチ、ラッチの駆動方法、フラットディスプレイ装置



(57) **Abstract:** The present invention can be applied, for example, to a horizontal drive circuit of a liquid crystal display device and a liquid crystal display device using the horizontal drive circuit. In the state that a CMOS latch cell (12) is disconnected from power sources (VDD2, VSS2), input of the CMOS latch cell (12) is connected to a circuit (51) of a preceding stage and corresponding data is set. After this, the input of the CMOS latch cell (12) is disconnected from the circuit (51) of the preceding stage. Moreover, the power sources (VDD2, VSS2) of the CMOS latch cell (12) are raised and the data which has been set in the CMOS latch cell (12) is level-shifted.

(57) **要約:** 本発明は、例えば液晶表示装置の水平駆動回路、この水平駆動回路による液晶表示装置等に適用して、CMOSラッチセル12を電源VDD2、VSS2から切り離れた状態で、このCMOSラッチセル12の入力を前段の回路51に接続して対応するデータをセットした後、この前段の回路51からCMOS

[続葉有]